

## Porównanie falowników klasy D-ZVS 300 kHz do nagrzewania indukcyjnego z tranzystorami MOSFET na bazie Si oraz SiC

**Streszczenie.** W artykule przedstawiono wyniki porównania falowników klasy D-ZVS, 300 kHz i mocy ok. 20 kW. Falowniki zbudowano na tranzystorze CAS120M12BM2 (SiC, 138 A) oraz 5-ciu równolegle połączonych tranzystorach IXFN 44N80P (Si, 5x25 A). Falownik z SiC MOSFET w porównaniu do 5xSi MOSFET uzyskuje (8-26)% wyższą moc wyjściową, sprawność jest o 2% wyższa, moc sterowania obwodu bramkowego jest 2,5 razy niższa. Równoległe połączenie kilku Si MOSFET jest dopuszczalne w przypadku dużej mocy falownika, ok. 20 kW lub większej.

**Abstract.** Comparison results of 300 kHz, 20 kW Class D-ZVS inverters are presented in the paper. Inverters were based on CAS120M12BM2 (SiC, 138 A) transistor and 5 parallel placed IXFN 44N80P (Si, 5x25 A) transistors. The inverter with SiC MOSFET in comparison with 5xSi MOSFET achieves (8-26)% higher output power, higher efficiency by 2% and gate circuit power losses are 2.5 times lower. The parallel placement of several Si MOSFET transistors is acceptable in the inverter of high power, 20 kW or more. (Comparison of 300 kHz Class D-ZVS inverters for induction heating with MOSFET transistors based on Si and SiC).

**Słowa kluczowe:** falownik klasy D-ZVS, SiC, MOSFET, równoległe połączenie

**Keywords:** Class D-ZVS inverter, SiC, MOSFET, parallel placement

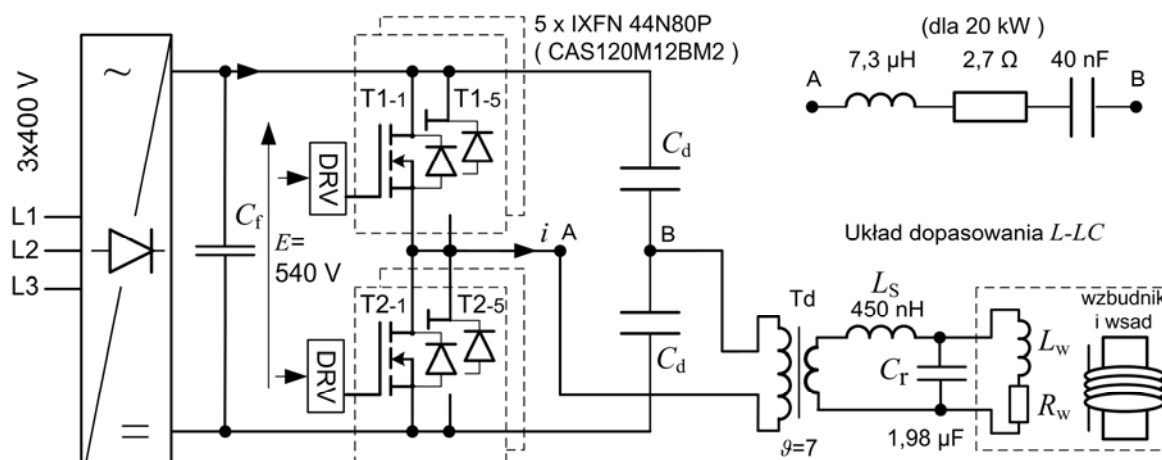
### Wprowadzenie

Tematyka artykułu dotyczy falowników rezonansowych klasy D-ZVS [1],[2],[3],[5], napięciowych, z szeregowym obwodem rezonansowym przeznaczonych m.in. do nagrzewania indukcyjnego. Na rysunku 1 pokazano schemat przekształtnika z falownikiem klasy D, o strukturze półmostka z pojemnościowym dzielnikiem napięcia zasilania  $C_d$ . Wzбудnik ze wsadem reprezentowany jest dwójnikiem  $R_w L_w$ , który do wyjścia falownika (zaciski A, B) przyłączony jest za pośrednictwem układu dopasowania typu  $L-LC$ , składającego się z transformatora dopasowującego  $T_d$ , kondensatora rezonansowego  $C_r$  i dławika szeregowego  $L_s$ . Falownik z takim układem obciążenia, w literaturze klasyfikowany jest jako Hybrid SPL-SRI (Series-Parallel Loaded Series Resonant Inverter) [6],[7],[8].

Falowniki jak na rysunku 1, przeznaczone do nagrzewania indukcyjnego np. przed procesem hartowania, mają moc wyjściową co najmniej 20 kW a częstotliwość wyjściowa mieści się w zakresie od ok. 250 kHz do ok. 430 kHz. Falowniki takie budowane są z wykorzystaniem tranzystorów Si MOSFET (na bazie krzemu), przy czym w celu uzyskania wymaganej mocy wyjściowej konieczne jest równoległe łączenie kilku tranzystorów Si MOSFET. Takie łączenie tranzystorów jest niekorzystne z kilku powodów:

- sumują się pojemności wyjściowe  $C_{oss}$  tranzystorów, co skutkuje wydłużeniem czasu ich przeładowania i zmniejszeniem mocy wyjściowej,
- sumują się pojemności i ładunki bramkowe ( $C_{GS}$  i  $Q_G$ ) tranzystorów, co powoduje zwiększenie mocy zasilania sterowników bramkowych (drajwerów) i zwykle wydłużenie czasów przełączania tranzystorów,
- występuje problem nierównomiernego obciążenia prądowego tranzystorów.

Postęp technologiczny w zakresie tranzystorów SiC MOSFET (na bazie węgla krzemu) o klasie prądowej przewyższającej tranzystory Si MOSFET, pozwala zastąpić kilka Si MOSFET jednym tranzystorem SiC MOSFET. Chociaż zysk z zastosowania jednego SiC MOSFET wydaje się oczywisty i potwierdzony, to autorzy nie znaleźli w literaturze ilościowego porównania właściwości falowników klasy D (np. jak na rys.1), zbudowanych na kilku tranzystorach Si MOSFET versus pojedynczy tranzystor SiC MOSFET. Przykładowo, na rysunku 6, zamieszczono zdjęcia modułów mocy falownika 20 kW/300 kHz z tranzystorami Si MOSFET oraz SiC MOSFET. Wobec powyższego, celem przeprowadzonych badań było porównanie falownika klasy D-ZVS zbudowanego na kilku tranzystorach Si MOSFET z falownikiem zbudowanym na tranzystorze SiC MOSFET.



Rys.1. Falownik klasy D-ZVS z obwodem  $L-LC$  dopasowania odbiornika oraz dwoma alternatywnymi tranzystorami: (5 x IXFN

Szczegółowe założenia są następujące:

- Moc wyjściowa falownika do 20 kW a częstotliwość pracy około 300 kHz.
- Zakłada się maksymalne wykorzystanie mocy wyjściowej falownika dla danego odbiornika  $RLC$ , co oznacza, że falownik pracuje w pobliżu częstotliwości rezonansowej przy komutacji optymalnej w klasie DE - taki stan pracy pokazano na rysunku 2b [5].
- W falowniku z tranzystorami Si MOSFET, w jednej gałęzi połączono równolegle 5 tranzystorów IXFN 44N80P, natomiast w falowniku z tranzystorem SiC MOSFET zastosowano półmostek CAS120M12BM2. Zastosowanie 5-ciu tranzystorów Si MOSFET wynika z uzyskania klasy prądowej (5x25 A) zbliżonej do 138 A jak dla pojedynczego SiC MOSFET. W tabeli 1 zestawiono parametry statyczne i dynamiczne rozważanych tranzystorów, w tym również parametry zastępczego tranzystora 5 x IXFN 44N80P. Wybór tranzystorów nie jest przypadkowy, ponieważ autorzy konstruowali falowniki o mocy do 20 kW /300 kHz w oparciu o tego typu tranzystory, dokonując uważnej ich selekcji, w szczególności IXFN 44N80P, pod względem ich łączenia równoległego.
- Obwód obciążenia, w ogólnym przypadku typu  $LC$  lub  $L-LC$  (rys.1), z zacisków A i B falownika widziany jest jako szeregowy odbiornik  $LRC$ . Parametry  $LRC$  wyznaczono przy pomocy analizatora impedancji Agilent 4294A dla przekładni  $\beta=7$  transformatora Td, dla częstotliwości rezonansu szeregowego. Takie dopasowania odpowiada mocy wyjściowej około 20 kW. Parametry  $LRC$  dla badanych mocy (5, 10 i 20 kW) zamieszczono w tabeli 2.
- analizę przeprowadzono dla dobroci odbiornika  $Q \approx 5$ , co odpowiada początkowi procesu szybkiego nagrzewania przed hartowaniem koła zębatego, kiedy ważne jest by falownik pracował z maksymalną mocą wyjściową.

Tabela 1. Parametry użytych tranzystorów MOSFET [13], [14]

Symbol tranzystora	$I_D$	$U_{DS}$	$R_{DS(on)}$	$t_r, t_f$	$C_{ISS} / C_{OSS} / C_{ISS}$	$Q_G$
	A	V	mΩ	ns	pF	nC
CAS120M12BM2 (SiC, moduł 62x106x30)	138	1200	23	34/22	6 300 / 880 / 37	378 (-5V / +20V)
IXFN 44N80P (Si, SOT-227) *	25	800	420	22/27	12 000 / 700 / 30	282 (-5V / +12V)
5 x IXFN 44N80P (Si, SOT-227) **	125	800	84	22/27	60 000 / 3 500 / 150	1 410 (-5V / +12V)

\*)  $Q_G$  przeliczono z wartości katalog. 200 nC (0V/10V) na 282 nC (-5V / +12V)  
\*\*) połączenie równoległe pięciu tranzystorów IXFN 44N80P

### Model falownika klasy D

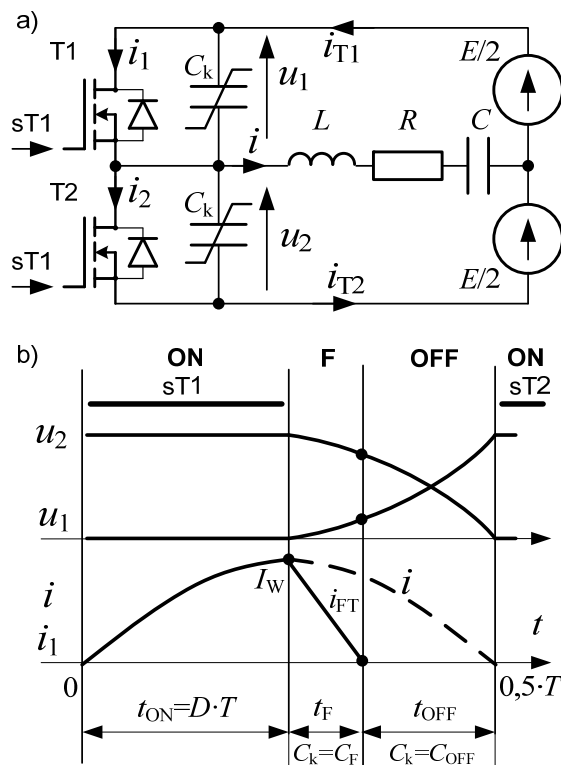
Na rysunku 2 pokazano schemat modelu falownika klasy D, który posłuży do obliczeń numerycznych wybranych parametrów pracy a następnie do porównania falowników. Szczegóły modelu wraz z schematami zastępczymi i odpowiednimi równaniami opisano w [5]. Najważniejsze założenia są następujące:

- tranzystor jest łącznikiem doskonałym, którego rezystancje w stanach załączenia i wyłączenia wynoszą odpowiednio  $R_{ON}=R_{DS(on)}$  (tab.1),  $R_{OFF}=100$  kΩ,
- tranzystor wyłącza się w skończonym czasie  $t_f$ , podczas wyłączenia wartość prądu maleje wg zależności liniowej  $i_{FT}(t)=(1-t/t_f) \cdot I_W$  (rys. 2a).
- pojemność  $C_k$  reprezentuje pojemność wyjściową tranzystora, jest odcinkowo-liniowa i przyjmuje dwie wartości:
  - w przedziale F: pojemność  $C_k=C_F=2 \cdot C_{OSS}$  (tab.1),
  - w przedziale OFF: pojemność  $C_k=C_{OFF}=C_{OSS}$  (tab.1),
- elementy  $LRC$  odbiornika są idealne (stacjonarne, liniowe),
- falownik pracuje optymalnie (rys.2b).

Na rysunku 2b zamieszczono przebiegi najważniejszych napięć i prądów falownika przy komutacji optymalnej.

Półokres pracy falownika obejmuje trzy przedziały pracy:

- ON – przewodzenie tranzystora w czasie  $t_{ON}$ ,
  - F – proces wyłączenia w czasie  $t_f$ ,
  - OFF - proces przeładowania pojemności  $C_k$  w czasie  $t_{OFF}$ .
- Komutacja optymalna i praca w klasie DE charakteryzuje się następującymi warunkami przełączania tranzystorów: załączanie ZVS+ZCS, wyłączenie NZCS+ZVS [5],[9],[10]. Model falownika obliczany był numerycznie w oparciu o przedziałami liniowe równania stanu związane warunkami początkowymi i warunkami stanu ustalonego dla komutacji optymalnej [5]. Do obliczeń i wykreślenia przebiegów czasowych (rys.3) wykorzystano oprogramowanie Mathcad.



Rys.2. Falownik klasy D z dzielnikiem napięcia  $C_k$ : a) schemat modelu falownika, b) przebiegi czasowe przy komutacji optymalnej

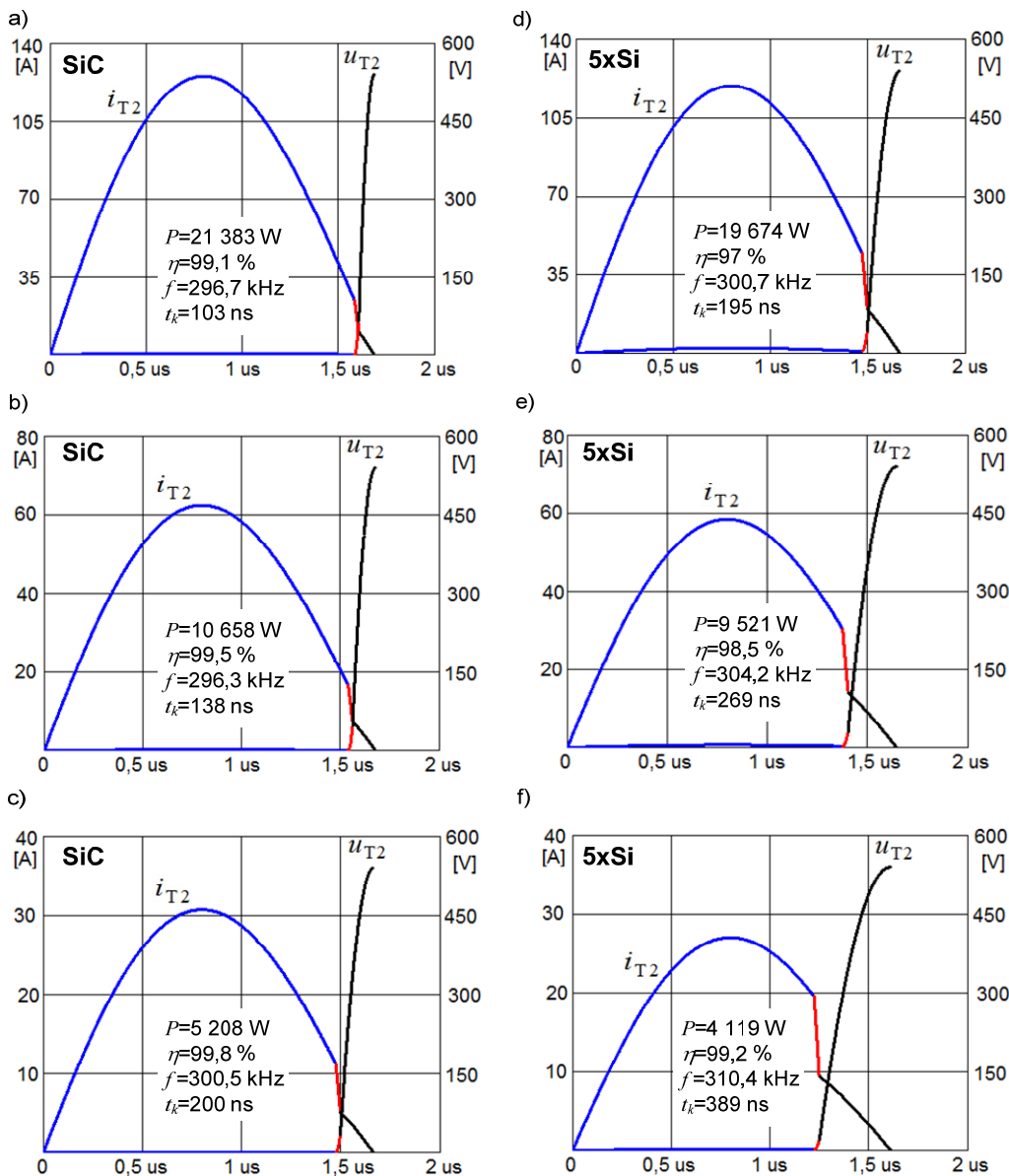
### Porównanie falowników ze względu na obwód główny

Falowniki porównano ze względu na następujące parametry pracy: moc wyjściową  $P$  przy komutacji optymalnej, całkowitą moc strat tranzystorów  $\Delta P$ , sprawność  $\eta=P/P_{DC}$  oraz całkowity czas komutacji  $t_k=t_f+t_{OFF}$ . Wyniki obliczeń (Mathcad) modelu falownika zamieszczono w tabeli 2, natomiast obliczone przebiegi czasowe napięcia i prądu tranzystora zamieszczono na rysunku 3.

Tabela 2. Wyniki obliczeń modelu

Moc założona kW		$P$ W	$P_{DC}$ W	$\Delta P$ W	$\eta$ %	$f_s$ kHz	$I_{RMS}$ A	$D$	$t_k$ ns	rys. nr
20 kW	SiC	21 383	21 567	184	99,1	296,7	89	0,47	103	3a
	5xSi	19 674	20 286	612	97,0	300,7	85	0,44	195	3d
10 kW	SiC	10 658	10 704	46	99,5	296,3	44	0,46	138	3b
	5xSi	9 521	9 668	147	98,5	304,2	42	0,42	269	3e
5 kW	SiC	5 208	5 219	11	99,8	300,5	23	0,44	200	3c
	5xSi	4 119	4 150	31	99,2	310,4	20	0,38	389	3f

Parametry zastępczego odbiornika  $LRC$ :  
 dla 20 kW:  $R=2,7$ ,  $L=7,3$  μH,  $C=40$  nF,  $Q=5$ ;  
 dla 10 kW:  $R=5,4$ ,  $L=14,6$  μH,  $C=20$  nF,  $Q=5$ ;  
 dla 5 kW:  $R=10,8$ ,  $L=29,2$  μH,  $C=10$  nF,  $Q=5$ ;  
 Napięcie zasilania  $E=540$  V



Rys.3. Wyniki obliczeń (Mathcad) modelu falownika klasy D przy komutacji optymalnej, przebiegi napięcia i prądu tranzystora: a-c) tranzystor SiC MOSFET, kolejno dla mocy 20 kW, 10 kW, 5 kW, d-f) tranzystor 5xSi MOSFET, kolejno dla mocy 20 kW, 10 kW, 5 kW

Uzyskane wyniki są zgodne z teoretycznymi właściwościami falownika klasy D-ZVS (DE) przy komutacji optymalnej [4],[5], a najważniejsze wnioski są następujące:

- Falownik z SiC MOSFET uzyskuje wyższą moc wyjściową niż z Si MOSFET, odpowiednio 8,6 %, 12 % i 26% dla mocy 20 kW, 10 kW i 5 kW. Dla mniejszych mocy wyjściowych dysproporcja jest większą.
- Falownik z SiC MOSFET charakteryzuje się około 3-krotnie mniejszą mocą strat  $\Delta P$ . W efekcie, jego sprawność jest wyższa o 1% do 2% niż falownika z Si MOSFET. Ponieważ głównymi składowymi mocy strat w tranzystorach jest moc strat przewodzenia, to decydująca o stratach jest wartość rezystancji przewodzenia  $R_{DS(on)}$ .
- Falownik z SiC MOSFET charakteryzuje się krótszym czasem komutacji  $t_k$  – czas ten jest bezpośrednio związany z pojemnością  $C_{OSS}$ , której wartość jest mniejsza dla SiC MOSFET. Wydłużenie czasu  $t_k$  powoduje obniżenie mocy wyjściowej  $P$  [4], co potwierdzają uzyskane wyniki.
- Współczynnik wypełnienia załączenia tranzystora  $D=t_{ON}/T$  przyjmuje większe wartości dla SiC MOSFET.

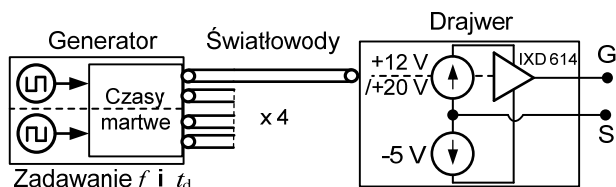
Na rysunku 3 zamieszczono obliczone przebiegi czasowe prądu i napięcia tranzystora, przy czym przedziały

pracy (ON, F, OFF) zaznaczono kolorami, odpowiednio niebieskim, czerwonym i czarnym. W kolumnie po lewej stronie zamieszczono przebieg dla SiC MOSFET, po prawej dla Si MOSFET – kolejno dla mocy założonej 20 kW, 10 kW i 5 kW. Kształt przebiegów ma uzasadnienie w wynikach zamieszczonych w tabeli 2. W falowniku z SiC MOSFET komutacja trwa krócej, a wartości maksymalne prądów tranzystora/odbiornika mają większą wartość niż w falowniku z 5xSi MOSFET. Ważnym wnioskiem jest to, że przy wyższej mocy wyjściowej (20 kW), czas komutacji  $t_k$  jest krótszy niż przy niższej wartości mocy (5 kW). Ma to również uzasadnienie w teorii falownika klasy DE [5] – większa wartość prądu maksymalnego  $I_m$  odbiornika powoduje, że w krótszym czasie  $t_k$  następuje przeładowanie pojemności  $C_k$ . Ma to decydujący wpływ na możliwość stosowania równoległego połączenia większej ilości tranzystorów Si MOSFET w falowniku klasy D-ZVS.

#### Porównanie falowników ze względu moc sterowania bramkowego

Falowniki porównano ze względu moc  $P_G$  pobieraną przez sterowniki bramkowe (drajwery) tranzystorów:

CAS120M12BM2 i IXFN 44N80P. W rozwiązaniach stosowanych przez autorów tranzystory sterowane były za pomocą drajwerów scalonych IXD\_614 [12]. Wykonano dwie wersje drajwerów różniących się napięciem wyjściowym, ze względu na odmienne, zalecane napięcie sterujące  $V_{GS}$  tranzystorów:  $-5\text{ V}/+20\text{ V}$  dla SiC MOSFET oraz  $-5\text{ V}/+12\text{ V}$  dla Si MOSFET. Generator sterujący jest połączony z drajwerem przy pomocy światłowodu. Schemat blokowy obwodu bramkowego pokazano na rysunku 4.



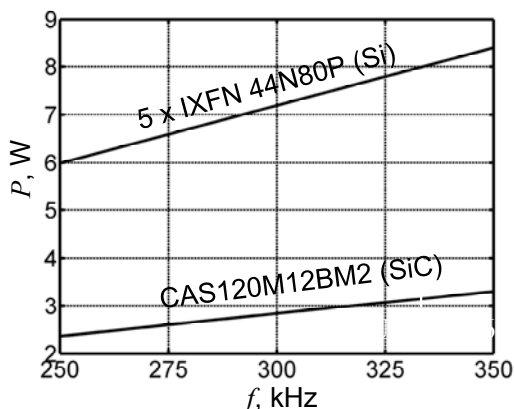
Rys.4. Schemat blokowy obwodu bramkowego i sterowania

Moc strat  $P_G$  w obwodzie bramkowym obliczono teoretycznie na podstawie całkowitego ładunku bramki  $Q_G$  [11], podanego w formie charakterystyki katalogowej tranzystorów [13], [14]. Charakterystyka całkowitego ładunku bramki w karcie katalogowej tranzystora CAS120M12BM2 jest sporządzona w pełnym zakresie napięcia bramkowego tj.  $-5\text{ V}/+20\text{ V}$ . W karcie katalogowej tranzystora IXFN 44N80P, ładunek  $Q_G$  podano dla napięcia bramkowego  $0\text{ V}/+10\text{ V}$  – należało więc dokonać przeliczenia na zakres  $-5\text{ V}/+12\text{ V}$ , a więc dodatkowo uwzględnić ładunek dla przedziałów napięć od  $-5\text{ V}$  do  $0\text{ V}$  oraz od  $10\text{ V}$  do  $12\text{ V}$ .

Na całkowitą moc strat w obwodzie bramkowym składają się: moc strat jałowych drajwera scalonego oraz moc strat związana z przeładowaniem bramki tranzystora. W badanym zakresie częstotliwości moc strat jałowych drajwera można pominąć. Moc strat związaną z przeładowaniem bramki określa zależność (1).

$$(1) \quad P_G = fQ_G V_{GS}$$

Na rysunku 5 zamieszczono charakterystyki mocy strat  $P_G=f(f)$  uzyskane teoretycznie na podstawie (1). Z analizy tych charakterystyk wynika, że moc  $P_G$  5-ciu tranzystorów Si MOSFET jest 2,5 razy większa niż pojedynczego SiC MOSFET ( $7,2\text{ W}$  versus  $2,8\text{ W}$  dla  $f=300\text{ kHz}$ ). Autorzy przeprowadzili również pomiary mocy pobieranej przez skonstruowane, własne drajwery ww. tranzystorów, uzyskując następujące wyniki dla  $f=300\text{ kHz}$ , przy  $E=0\text{ V}$ :



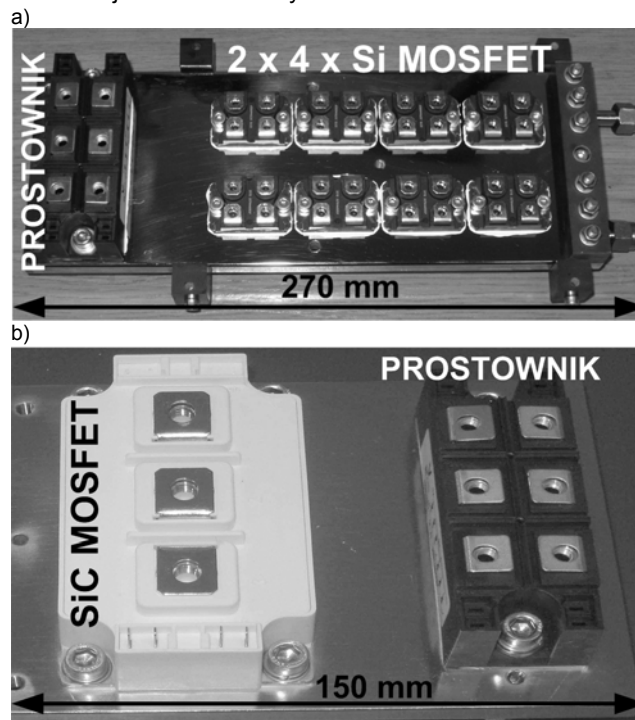
Rys.5. Charakterystyki mocy strat w obwodzie bramkowym wyznaczone teoretycznie na podstawie ładunku  $Q_G$

- dla SiC MOSFET:  $P_{Gpom} = 4,1\text{ W}$
- dla Si MOSFET:  $P_{Gpom} = 4,0\text{ W}$  (2 x IXFN 44N80P)
- $P_{Gpom} = 10\text{ W}$  (5 x IXFN 44N80P)

Pomierzone moce strat drajwerów są nieco wyższe niż obliczone teoretycznie, ponieważ uwzględniają moc strat w elektronice sterującej drajwerów. Nie mniej nadal zachowany jest stosunek mocy Si do SiC wynoszący ok. 2,5.

#### Przykłady rozwiązań konstrukcyjnych falowników

Na rysunku 6 pokazano rozwiązania falowników  $20\text{ kW}/300\text{ kHz}$ , z tranzystorami Si oraz SiC MOSFET, skonstruowane przez autorów. Tranzystory umieszczono na chłodnicy wodnej. Na rysunku 6a pokazano rozmieszczenie  $2 \times 4 \times$  Si MOSFET (IXFN 44N80P, obud. SOT-227) razem z modułem prostownika. Na rysunku 6b pokazano tranzystor SiC MOSFET (CAS120M12BM2, moduł  $62 \times 106 \times 30$ ) razem z modułem prostownika. Zdjęcia jednoznacznie wskazują na znaczne uproszczenie konstrukcji modułu z tranzystorem SiC MOSFET.



Rys.6. Zdjęcia tranzystorów umieszczonych na chłodnicach wodnych: a) moduł  $2 \times 4 \times$  Si MOSFET, b) moduł 1 x SiC MOSFET

#### Podsumowanie

W ramach prowadzonych badań porównano falowniki klasy D-ZVS zbudowane na kilku tranzystorach Si MOSFET z falownikiem zbudowanym na tranzystorze SiC MOSFET. Porównania dokonano ze względu na obwód główny (moc wyjściowa, sprawność) oraz ze względu na moc obwodu sterowania. Wnioski są następujące:

- falownik z SiC MOSFET uzyskuje wyższą moc wyjściową niż z 5-ciu tranzystorami Si MOSFET, od ok. 8% do 26%, przy czym dla mniejszych mocy wyjściowych dysproporcja jest większa,
- falownik z SiC MOSFET charakteryzuje się ok. 3-krotnie mniejszą mocą strat w efekcie czego, jego sprawność jest wyższa o 1% do 2% niż falownika z Si MOSFET,
- moc sterowania bramkowego dla  $f=300\text{ kHz}$  oraz 5-ciu tranzystorów Si MOSFET jest około 2,5 razy większa niż moc sterowania pojedynczego SiC MOSFET.

Chociaż wymienione zalety zastosowania pojedynczego tranzystora SiC MOSFET są oczywiste, to uzyskane wyniki w niczym nie dyskredytują równoległego połączenia kilku Si MOSFET. Warunkiem jest jednak maksymalne wykorzystanie prądowe tranzystorów, to znaczy, że moc wyjściowa falownika powinna być zbliżona do maksymalnej,

możliwej do uzyskania dla zastosowanych tranzystorów (w badanym przypadku 20 kW i więcej). Duża wartość mocy przekłada się na wzrost wartości prądu maksymalnego  $I_m$  odbiornika, zmniejsza się czas przeładowania pojemności  $C_k$  a w konsekwencji zmniejsza się strata mocy wyjściowej związana z przeładowaniem tej pojemności.

Otwarta pozostaje dyskusja nad wyborem struktury mostkowej lub półmostkowej. Struktura półmostkowa wydaje się korzystniejsza, ponieważ przy jednakowej wartości napięcia zasilania  $E$ , prąd maksymalny odbiornika  $I_m$  jest 2-krotnie większy niż w falowniku mostkowym, co skutkuje krótszym czasem przeładowania pojemności  $C_k$ .

Pomimo 2 razy wyższej ceny tranzystora SiC MOSFET w stosunku do 10 szt Si MOSFET, to zysk upatruje się w znacznym uproszczeniu konstrukcji obwodu głównego. Zastosowanie pojedynczego SiC MOSFET rozwiązuje problem nierównomiernego obciążenia prądowego tranzystorów oraz niejednoczesności ich przełączania.

**Autorzy:** dr hab. inż. Marcin Kasprzak, mgr inż. Krzysztof Przybyła, Politechnika Śląska, Katedra Energoelektroniki, Napędu Elektrycznego i Robotyki, ul. Bolesława Krzywoustego 2, 44-100 Gliwice, E-mail: marcin.kasprzak@polsl.pl, krzysztof.przybyla@polsl.pl

#### LITERATURA

- [1] Mućko J., Metody sterowania szeregowego falownika rezonansowego zapewniające jednoczesną komutację ZVS i „prawie ZCS”, *Przegląd Elektrotechniczny*, R. 86 NR 6/2010, 137-142
- [2] Mućko J., Tranzystorowe falowniki napięcia z szeregowymi obwodami rezonansowymi. *Wydawnictwa Uczelniane Uniwersytetu Technologiczno-Przyrodniczego*, Rozprawy nr 148, ISSN 0209-0597, Bydgoszcz 2011
- [3] Kasprzak M., Falownik klasy D-ZVS 300 kHz / 1,5 kW do nagrzewania indukcyjnego – możliwości pracy w klasie D i DE, *Przegląd Elektrotechniczny*, R. 89 NR 4/2013, 29-32
- [4] Kasprzak M., Sterowanie falownika klasy DE metodą PWM-FM, *Przegląd Elektrotechniczny*, R. 90 NR 6/2014, 83-86
- [5] Kasprzak M., Falowniki rezonansowe klasy D i DE o częstotliwościach pracy do 13,56 MHz, monografia habilitacyjna, Wydawnictwo Politechniki Śląskiej, ISBN 978-83-7880-037-8, Gliwice 2013
- [6] Kobos W., Zgraja J., Pasywne układy LLC i LCCL dopasowania impedancji obciążenia indukcyjnie nagrzewanego wsadu, *Przegląd Elektrotechniczny*, R. 90, NR 2/2104, 40-43
- [7] Kasprzak M., Legutko P., Kierepka K., Układy dopasowania L-C oraz L-LC w falownikach klasy D do nagrzewania indukcyjnego – teoria i praktyka, *Przegląd elektrotechniczny*, R. 92 NR 6/2016, 8-12
- [8] Steigerwald R.L., A comparison of half-bridge resonant converter topologies. *IEEE Transaction on Power Electronics*, 1988, Vol.3, no.2, 174-182
- [9] Koizumi H., Suetsugu T., Fuji M., Shinoda K., Mori S., Ikeda K., Class DE High-Efficiency Tuned Power Amplifier, *IEEE Transactions on Circuits and Systems – I: Fundamental Theory and Application*, vol. 43, no.1, (1996), 51-60
- [10] Sekiya H., Watanabe T., Suetsugu T., Kazimierczuk M.K., Analysis and Design of Class DE Amplifier With Nonlinear Shunt Capacitances, *IEEE Transactions on Circuits and Systems I: Regular Papers*, Volume: 56, Issue: 10, 2009, 2362-2371
- [11] Przybyła K., Weryfikacja mocy strat w obwodzie bramkowym wybranych tranzystorów MOSFET na bazie Si i SiC, *Przegląd Elektrotechniczny*, ISSN 0033-2097 – przyjęty do druku.
- [12] IXD\_614, IXYS, www.ixys.com
- [13] IXFN 44N80P, IXYS, www.ixys.com
- [14] CAS120M12BM2, Wolfspeed/Cree, www.wolfspeed.com