

Symulacje stanów przejściowych wspomagające projektowanie bloku sterowania przetwornicy typu BUCK

Streszczenie. W artykule omówiono metodę dokładnego doboru parametrów bloku sterowania przetwornicy typu BUCK – w oparciu o symulacje i obserwację stanów przejściowych. W opracowanej procedurze blok główny przetwornicy zastąpiono nieliniowym modelem uśrednionym, a do dyskretyzacji transmitancji bloku sterowania wykorzystano półanalityczne algorytmy splotowe.

Abstract. The article discusses the method of accurate selection of parameters of control system for BUCK power converter. The presented method is based on simulations and observation of transient states in a closed-loop system. In the proposed procedure, the power stage is represented by a nonlinear average model, and the control system is discretized with the use of semi-analytical recursive convolution algorithms. (Transient simulations supporting the design of control system for BUCK power converter).

Słowa kluczowe: przekształtniki mocy, przetwornica typu BUCK, symulacje stanów przejściowych, algorytmy splotowe

Keywords: converters, BUCK converter, average models, PSPICE, transient simulations, semi-analytical recursive convolution algorithms

Wprowadzenie

Symulacje stanów przejściowych w układach przekształtników mocy z zamkniętą pętlą sterowania są jednym z iteracyjnie powtarzanych etapów projektowania bloków sterowania, zarówno analogowych jak i cyfrowych. Zadaniem bloków sterowania jest śledzenie przebiegów wielkości otrzymywanych na wyjściu układu i korygowanie współczynnika wypełnienia przebiegów przełączających tak, aby zmiany obserwowane na wyjściu układu były możliwie najmniejsze.

Etapem poprzedzającym w każdej iteracji symulacje stanów przejściowych jest synteza transmitancji „s” bloku sterowania [1, 2, 3] zapewniającej silne tłumienie wahań napięcia wyjściowego w szerokim zakresie częstotliwości oraz margines fazy [1] na tyle duży, aby w zamkniętej pętli sprzężenia nie występowały oscylacje. Wymienione etapy są powtarzane, dopóki nie zostaną spełnione kryteria projektowe. Gdy to nastąpi – na podstawie transmitancji bloku sterowania określa się jego postać układową – w przypadku sterowania analogowego, lub postać transmitancji „z” – w przypadku sterowania cyfrowego. Jeżeli na etapie syntezy stosuje się typowe podejście oparte na zastosowaniu liniowego, uśrednionego modelu małosygnalowego, etap ten obciążony jest niedokładnością.

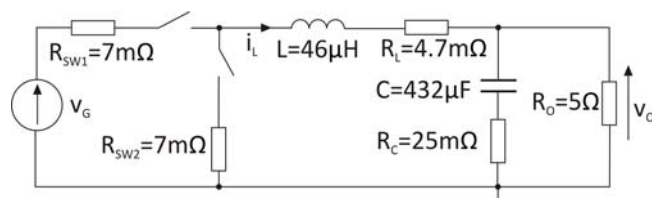
Zwiększenie precyzji doboru parametrów bloku sterowania można uzyskać na etapie symulacji stanów przejściowych – poprzez zastosowanie pełnych [4, 5, 6] lub uśrednionych [7, 8, 9] nieliniowych modeli wielosygnalowych bloku głównego przekształtnika. Na podstawie obserwacji odpowiedzi układu z zamkniętą pętlą na skokową zmianę napięcia wejściowego, czy prądu w obciążeniu manipuluje się parametrami transmitancji pętli sterowania tak, aby zminimalizować czas trwania oscylacji na wyjściu układu oraz ich amplitudę.

W niniejszej pracy skupiono się na doborze parametrów pętli sterowania dla przetwornicy BUCK, poprzez wielosygnalowe symulacje stanów przejściowych. Omówiono metodę symulacji, w której wykorzystano półanalityczne, rekurencyjne algorytmy splotowe [4, 10], pokazano wyniki symulacji reakcji układu na zmianę napięcia wejściowego, krótko omówiono błąd metody, oraz przedstawiono wnioski.

Metoda symulacji

Metodę symulacji stanów przejściowych oparto na połączeniu wielosygnalowego, nieliniowego modelu uśrednionego [7, 9] bloku głównego przetwornicy typu BUCK z rysunku 1 z modelem transmitancji bloku

sterowania, opartym na półanalitycznych algorytmach splotowych. Opracowana procedura, będąca skryptem dla środowiska MATLAB, realizuje operację numerycznego rozwiązywania układu równań różniczkowych.



Rys. 1. Blok główny przetwornicy typu BUCK

W przyjętej procedurze syntezy zakłada się z góry postać transmitancji pętli (H_p), spełniającą kryteria projektowe takie jak tłumienie oscylacji i bezpieczny margines fazy, a w następnej kolejności wyznacza się transmitancję bloku sterowania (H_s), w oparciu o zależność opisującą transmitancję układu z zamkniętą pętlą:

$$(1) \quad H_{GCL} = \frac{H_G}{1 + H_D H_S} = \frac{H_G}{1 + H_P}$$

Dokładne wzory charakteryzujące poszczególne transmitancje przetwornicy typu BUCK (również z elementami pasywnymi) można znaleźć w [2].

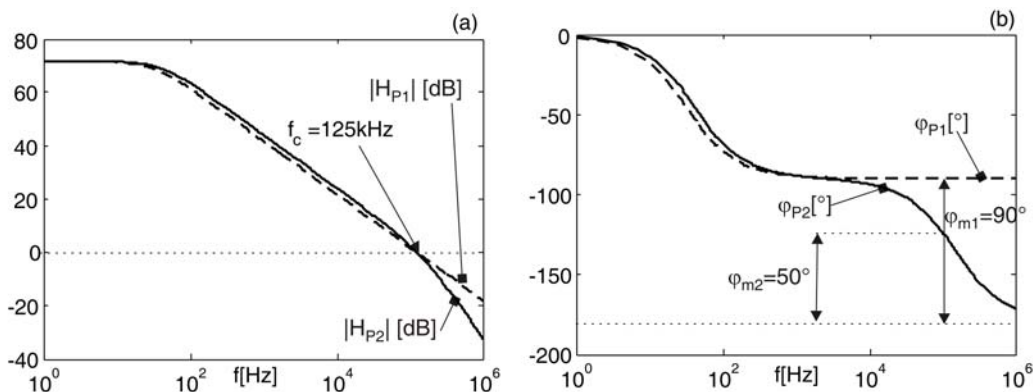
Przyjęto dwa typy opisu transmitancji pętli H_p – jednobiegunowy [11]:

$$(2) \quad H_{p1} = \frac{K_{p1}}{(1 + s/\omega_p)}$$

oraz dwubiegunowy:

$$(3) \quad H_{p2} = \frac{K_{p2}}{(1 + s/\omega_{p1})(1 + s/\omega_{p2})}$$

Na rysunku 2 pokazano przykładowe przebiegi modułu i fazy transmitancji (2), (3) w funkcji częstotliwości, dla przyjętych parametrów: $K_{p1} = K_{p2} = 4000$, $\omega_p = 196,4$ rad/s, $\omega_{p1} = 257$ rad/s, $\omega_{p2} = 937 \cdot 10^3$ rad/s. Parametry dobrano tak, aby częstotliwość odcięcia wynosiła $f_c = 125$ kHz, czyli odpowiadała średniej arytmetycznej częstotliwości rezonansowej bloku głównego ($f_R = 1,13$ kHz) i częstotliwości przełączania ($f_S = 250$ kHz). W przypadku jednobiegunowego wariantu transmitancji pętli, margines fazy zawsze zbliżony jest do 90° . Wprowadzenie drugiego bieguna (3) umożliwia dużą elastyczność w kształtowaniu marginesu fazy.



Rys.2. Transmitancje pętli sterowania (H_P): (a) moduł (b) faza

W omawianej procedurze symulacji stanów przejściowych zaimplementowane są rekurencyjne algorytmy spłotowe, a transmitancję bloku sterowania H_S , będącą ilorzem H_C i H_D (1) można w prosty sposób sprowadzić do postaci dokładnie odpowiadającej strukturze tych algorytmów:

$$(4) \quad H_{S1} = \frac{K_{11}}{s + \omega_C} + \frac{K_{21}}{s + \omega_Z} + K_{31}$$

dla jednobiegunowego opisu H_P typu (2), oraz:

$$(5) \quad H_{S2} = \frac{K_{12}}{(s + \omega_{C1})} + \frac{K_{22}}{(s + \omega_{C2})} + \frac{K_{32}}{(s + \omega_Z)}$$

dla dwubiegunowego opisu H_P typu (3). Współczynniki K w (4) i (5) zależą od parametrów K_{P1} , K_{P2} , ω_P , ω_{P1} , ω_{P2} , ω_Z , w (2) i (3) oraz od parametrów elementów występujących w bloku głównym przekształtnika.

Sygnał sterujący, czyli współczynnik wypełnienia, w n -tym kroku obliczeniowym jest odpowiedzią bloku sterowania na pobudzenie $x_{[n]}$ będące znormalizowaną różnicą pomiędzy napięciem na wyjściu przekształtnika v_O i napięciem odniesienia v_{REF} :

$$(6) \quad x_{[n]} = \frac{v_{REF} - v_{O[n]}}{v_{norm}}$$

Odpowiedź bloku sterowania $d_{a[n]}$ jest sumą składników $y_{1[n]}$, $y_{2[n]}$, $y_{3[n]}$, odpowiadających elementarnym członom w (4), (5) i dla algorytmu spłotowego rzędu 2 opisana jest równaniem różnicowym:

$$(7) \quad d_{a[n]} = \Phi_1 y_{1[n-1]} + \Phi_2 y_{2[n-1]} + \Phi_3 y_{3[n-1]} + (A_{11} + A_{12}) x_{[n-1]} + (A_{01} + A_{02} + A_{03}) x_{[n]}$$

w którym, w przypadku, gdy transmitancja pętli H_P przyjmuje postać jednobiegunową (2): $\Phi_3 = 0$ oraz $A_{03} = K_{32}$.

Współczynniki występujące w równaniu (7) wyrażone są wzorami [9]:

$$(8) \quad \Phi = e^{-\omega h}$$

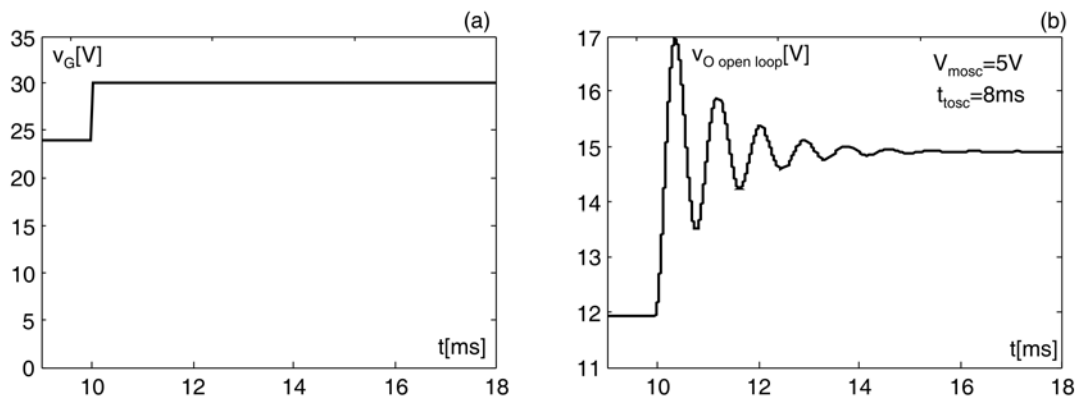
$$(9) \quad A_0 = \frac{K}{\omega} \left(1 - \frac{1 - \Phi}{\omega h} \right)$$

$$(10) \quad A_1 = \frac{K}{\omega} \left(\frac{1 - \Phi}{\omega h} - \Phi \right)$$

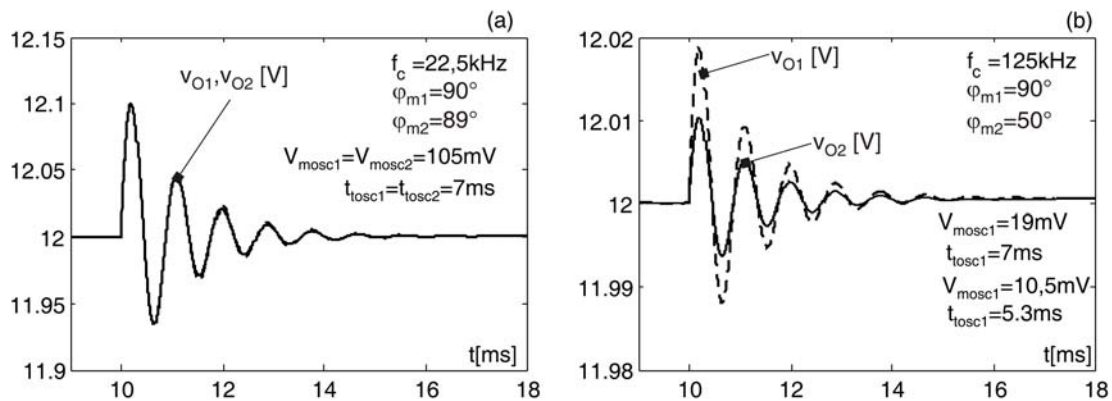
W miejsca K oraz ω w (8) – (10) podstawia się parametry odpowiadające kolejnym, jednobiegunowym składnikom występującym w (4) lub (5), h jest wartością kroku dyskretyzacji. Dla rozpatrywanego przypadku: $v_{REF} = 12 \text{ V}$, $v_{norm} = 1 \text{ V}$.

Wyniki symulacji stanów przejściowych

Przeprowadzono serię symulacji odpowiedzi przekształtnika z rysunku 1 na skok napięcia wejściowego v_G (rys.3(a)) dla układu z otwartą pętlą (rys.3(b)) oraz przy zamkniętej pętli sterowania, dla różnych kombinacji parametrów przyjętych w opisach transmitancji pętli H_P (2), (3). Na rysunku 4 przyjęto następujące oznaczenia: V_{mosc} – maksymalne wychylenie napięcia wyjściowego przetwornicy v_O po skoku napięcia wejściowego v_G , t_{osc} – czas trwania oscylacji – od momentu skoku napięcia v_G : $t = 10 \text{ ms}$. Indeksy w oznaczeniach napięć, marginesu fazy i czasów oscylacji odpowiadają wariantom transmitancji pętli: 1 – jednobiegunowej, 2 – dwubiegunowej. Wartości $K_{P1} = K_{P2} = 4000$ były stałe, a pulsacje ω_P , ω_{P1} , ω_{P2} , dobrano tak, aby częstotliwość odcięcia f_c wynosiła odpowiednio: 22,5 kHz dla symulacji z rysunku 4(a) i 125 kHz – z rysunku 4(b).



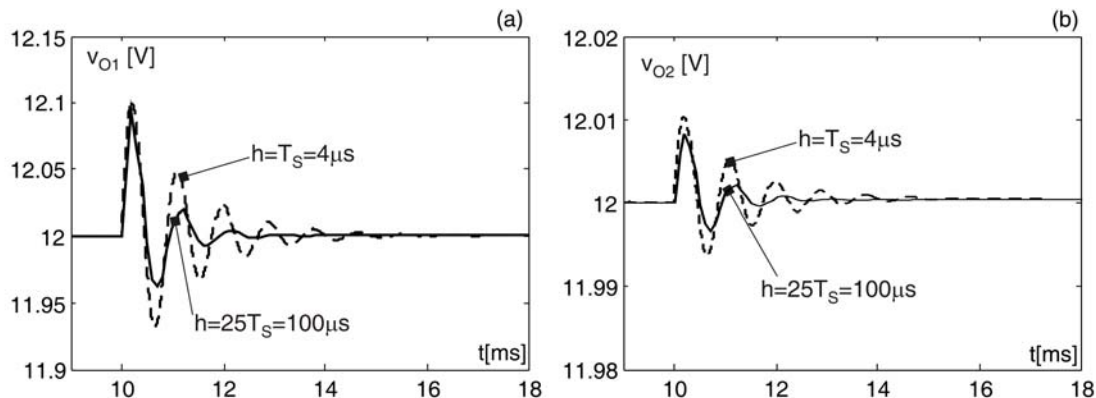
Rys.3. (a) Przyjęty skok napięcia wejściowego, (b) odpowiedź układu z otwartą pętlą



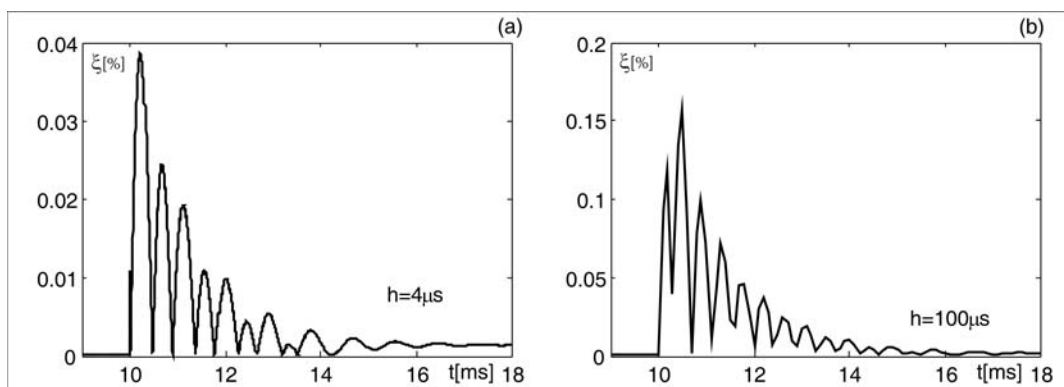
Rys.4. Odpowiedź układu z zamkniętą pętlą na skok napięcia v_G dla jedno- i dwubiegunowego H_p : (a) dla częstotliwości odcięcia $f_c = 22,5$ kHz (b) dla częstotliwości odcięcia $f_c = 125$ kHz

Z przedstawionych przykładowych symulacji wynika, że wykorzystanie dwubiegunowego wariantu transmitancji pętli H_p (3), dla którego transmitancja bloku sterowania H_S składa się z trzech elementarnych, jednobiegunowych członów (5) zapewnia poprawę tłumienia oscylacji oraz niewielkie skrócenie czasu ich trwania – w stosunku do przypadku z jednobiegunowym H_p .

W symulacjach z rysunku 3 i 4 przyjęto krok dyskretyzacji $h = 4 \mu s$, co odpowiada jednemu okresowi przełączania T_S . Na rysunku 5 pokazano porównanie wyników symulacji otrzymanych dla dwóch wartości kroku dyskretyzacji: $h = T_S = 4 \mu s$ oraz $h = 25T_S = 100 \mu s$.



Rys.5. Porównanie odpowiedzi układu na skok napięcia v_G dla różnych wartości kroku dyskretyzacji h : (a) przy jednobiegunowej transmitancji H_p , $f_c = 22,5$ kHz (b) przy dwubiegunowej transmitancji H_p , $f_c = 125$ kHz



Rys.6. Przykładowe przebiegi błędów zastosowanej metody obliczeniowej dla wartości kroku dyskretyzacji: (a) $h = T_S = 4 \mu s$ (b) $h = 25T_S = 100 \mu s$

Na podstawie przebiegów pokazanych na rysunku 5 i podobnych można szacować, jak na pracę układu z zamkniętą pętlą wpływa rozrzedzenie próbkowania, czyli kontrola co kilka okresów przełączania. Przypadek z rysunku 5, gdzie $h = 25T_S$, jest przypadkiem skrajnym, a właściwą częstotliwość próbkowania określa się na podstawie serii symulacji.

Dokładność symulacji

W celu oszacowania dokładności wykorzystywanej procedury, porównano wybrane wyniki symulacji numerycznych (rys.6) z wynikami obliczeń otrzymanymi w oparciu o zależności analityczne. Dla znanej zmiany (skoku) napięcia wejściowego v_G , w oparciu o odwrotną transformatę Laplace'a wyznaczono „wzorec”:

$$(11) \quad v_{Oa}[V] = \mathcal{L}^{-1}\{24V \cdot H_{gcl}\} + \mathcal{L}^{-1}\left\{6V \cdot \frac{1}{s} \cdot H_{gcl}\right\}$$

gdzie: 24 V jest wartością napięcia v_G przed zmianą, a 6 V jest wartością przyrostu napięcia w chwili $t = 10$ ms. Dla $t < 10$ ms w zależności (11) nie występuje człon $6/s$. Przebiegi błędów wyznaczono z zależności:

$$(12) \quad \xi_{[\%]} = \frac{|v_{Oa} - v_O|}{|v_{Oa}|} \cdot 100\%$$

Wyniki pokazano na rysunku 6.

Podsumowanie

Symulacje stanów przejściowych w przekształtnikach umożliwiają obserwację zmian sygnałów w obwodzie, których przewidywanie na podstawie samych charakterystyk częstotliwościowych bywa utrudnione. Przedstawione w pracy procedury do symulacji stanów przejściowych oparte są na nieliniowych modelach uśrednionych, co zapewnia krótki czas trwania obliczeń, a zarazem dokładność regulacji parametrów większą niż w przypadku operowania na transmitancjach powstałych w oparciu modele zlinearyzowane.

Serie symulacji stanów przejściowych wykorzystuje się do określania kierunków zmian parametrów bloku sterowania, w zależności od wymaganych parametrów użytkowych przekształtnika z zamkniętą pętlą oraz od parametrów opisujących jego blok główny. Zastosowanie półanalitycznych algorytmów spłotowych do dyskretyzacji transmitancji bloku sterowania gwarantuje dobrą dokładność oraz bezwzględną stabilność numeryczną symulacji [10], rysunek 6. Transmitancje „s” bloku sterowania o postaci (4) lub (5) w prosty sposób można przełożyć na transmitancje „z”, odpowiednie dla regulatora cyfrowego.

W oparciu na modelach uśrednionych procedurach do symulacji stanów przejściowych nie ma konieczności stosowania wartości kroku dyskretyzacji mniejszych niż okres przełączania, a co za tym idzie – wartość ta może być identyczna jak krok próbkowania w projektowanym regulatorze cyfrowym. Zastosowanie tych samych algorytmów do symulacji i do realizacji transmitancji H_S w cyfrowym bloku sterowania – powinno zapewnić dużą precyzję projektowania.

Kontynuacją przedstawionych badań będzie wykorzystanie podejścia polegającego na zakładaniu z góry różnych wariantów transmitancji pętli H_p w procesach projektowania regulatorów cyfrowych i na opracowaniu konkretnych rozwiązań.

Autorzy: dr inż. Aneta Hapka, prof. dr hab.inż. Włodzimierz Janke, Politechnika Koszalińska Wydział Elektroniki i Informatyki, ul. JJ Śniadeckich 2, 75-453 Koszalin, E-mail: aneta.hapka@tu.koszalin.pl, wlodzimierz.janke@tu.koszalin.pl.

LITERATURA

- [1] Ericsson R.W., Maksimovic D., Fundamentals of Power Electronics – Second Edition, Springer Science, 2001
- [2] Janke W., Impulsowe przetwornice napięcia stałego, Politechnika Koszalińska 2014
- [3] Kazimierczuk M.K., Pulse-width Modulated DC-DC Power Converters, Wiley 2008
- [4] Pietrenko W., Janke W., Kazimierczuk M.K., Application of semi – analytical recursive convolution algorithms in large – signal time – domain simulation of switch – mode power converters, *IEEE Transactions on Circuits and Systems*, Vol. 489, October 2001, 1246-1252
- [5] Rashid M.H., SPICE for Power Electronics and Electric Power, Third Edition, CRC PRESS 2012
- [6] Basso C.P., Switch-Model Power Supply SPICE Cookbook, McGraw – Hill, 2001
- [7] Janke W., Averaged models of pulse-modulated DC-DC power converters. Part I. Discussion of standard methods, *ARCHIVES OF ELECTRICAL ENGINEERING*, Vol. 61(4) (2012), 609-631
- [8] Biolk D., Biolkova V., Kolka Z., Averaged modeling of switched DC-DC converters based on Spice models of semiconductor switches, *Proceedings of the 7th WSEAS Conference on CIRCUITS, SYSTEMS, ELECTRONICS, CONTROL and SIGNAL PROCESSING*, 2008
- [9] Hapka A., Janke W., Symulacje PSPICE przetwornicy BUCK oparte o modele uśrednione, *Przegląd Elektrotechniczny* 9/2016, 110-113
- [10] Janke W., Blakiewicz G., Semi – analytical recursive algorithms for convolution calculations, *IEE Proc. Circuits Device Systems*, Vol. 142, April 1995, 125-130
- [11] Abe S., Zaitso T., Obata S., Shoyama M., Ninomiya T., Pole-Zero-Cancellation Technique for DC-DC Converter, *Advances in PID Control*, www.intechopen.com