

Wysokoczęstotliwościowy przekształtnik DC/DC z elementami z węgla krzemu – analiza symulacyjna

Streszczenie. W pracy przedstawiono wybrane zagadnienia projektowania wielogałęziowego wysokoczęstotliwościowego przekształtnika DC/DC o charakterystyce podwyższającej napięcie, przeznaczonego do zastosowania jako sprzęg odnawialnych źródeł energii z układem trójfazowego falownika napięcia. Przedstawiono zasadę działania układu oraz podstawowe przebiegi wartości chwilowych prądów i napięć wyznaczone w drodze symulacji w pakiecie SABER. Oszacowano i porównano straty mocy w układzie w zależności od zastosowanych elementów półprzewodnikowych z węgla krzemu oraz wytypowano elementy do zastosowania w układzie rzeczywistym.

Abstract. This paper presents design issues of the interleaved DC/DC boost converter aimed to link renewable energy sources and three phase voltage source inverter. Operation principles of the inverter as well as basic waveforms of the currents and voltages obtained by SABER simulations are presented. Estimation and comparison of power losses for various Silicon Carbide power devices is also shown. (**High frequency DC/DC converter with Silicon Carbide devices - simulation analysis**).

Słowa kluczowe: przekształtnik podwyższający napięcie, węgiel krzemu, straty mocy.

Keywords: boost converter, Silicon Carbide, power losses.

doi:10.12915/pe.2014.02.51

Wstęp

Obserwowany w ostatnich latach intensywny rozwój energetyki odnawialnej i ciągły wzrost mocy zainstalowanych systemów wiąże się z potrzebą doskonalenia układów przekształtnikowych. Korzystne perspektywy w tym zakresie stwarza zastosowanie do budowy przekształtników energoelektronicznych, przyrządów półprzewodnikowych z węgla krzemu (ang. Silicon Carbide, SiC) [1]-[3]. Główną zaletą tych przyrządów są małe komutacyjne straty mocy, umożliwiające podwyższenie częstotliwości przełączeń, a stąd redukcję gabarytów i masy urządzeń przekształtnikowych budowanych przy ich użyciu. Budzi to duże zainteresowanie ze strony przemysłu, który widzi szansę wprowadzenia na rynek efektywnych energetycznie urządzeń przekształcających energię, w tym także pozyskiwanej ze źródeł odnawialnych.

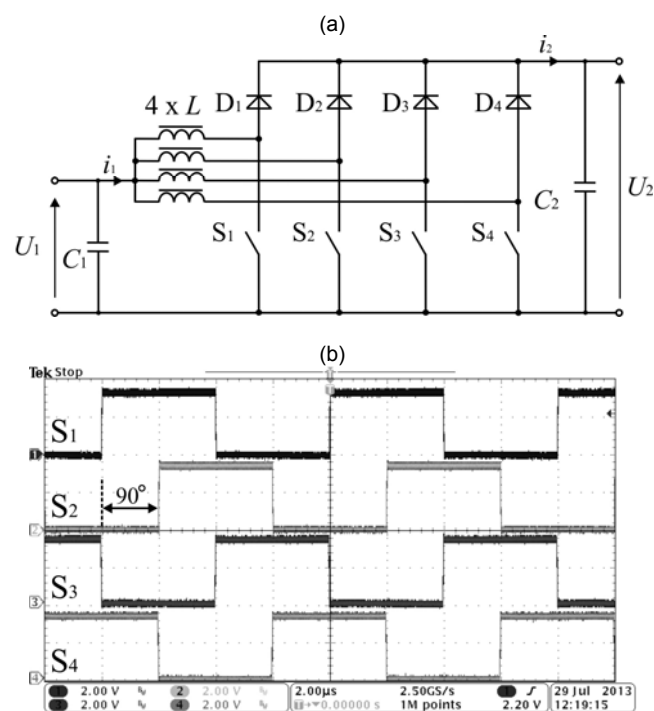
Energia elektryczna pozyskiwana ze źródeł odnawialnych jak i magazynów energii charakteryzuje się napięciem jednokierunkowym, zmieniającym się w szerokich granicach, zależnie od prędkości wiatru, nasłonecznienia czy też stanu naładowania magazynu. Dlatego w tych systemach musi występować układ energoelektroniczny, którego zadaniem będzie odpowiednie przekształcenie energii elektrycznej oraz dopasowanie parametrów napięciowo – prądowych do rodzaju odbiornika.

W niniejszej pracy przedstawiono analizę symulacyjną wielogałęziowego układu przekształtnika napięcia stałego, przeznaczonego do zastosowania w charakterze sprzęgu między baterią ogniw fotowoltaicznych a układem przekształcania energii prądu stałego w energię prądu przemiennego. Model układu posłużył do ustalenia parametrów elementów półprzewodnikowych oraz elementów biernych projektowanego modelu laboratoryjnego o mocy 6 kW.

Założenia projektowe

Topologia proponowanego układu [4] (rys. 1a) składa się z czterech gałęzi, z których każda zawiera w swojej strukturze tranzystor oraz diodę półprzewodnikową, przy czym impulsy sterujące elementami aktywnymi są przesunięte względem siebie o kąt 90° elektrycznych (rys.1b). Pozwala to na uzyskanie czterokrotnie wyższej częstotliwości tętnień prądu wejściowego i_1 i wyjściowego i_2 w porównaniu z układem jednogałęziowym. Ponadto

tętnienia prądu i_1 się częściowo znoszą, co w sumie przekłada się na poprawę jakości przebiegów wartości chwilowych napięć i prądów. W efekcie wielkość filtra wyjściowego (C_2) i wejściowego (C_1 , $4 \times L$) może być znacząco zmniejszona.



Rys.1. Topologia wielogałęziowego układu DC/DC o charakterystyce podwyższającej napięcie (a) oraz przebiegi czasowe sygnałów sterujących (b)

Aby uzyskać wysoką wartość gęstości mocy dla projektowanego układu o mocy 6kW założono wartość częstotliwości przełączeń każdego z tranzystorów na poziomie $f_s = 125$ kHz (częstotliwości tętnień prądu wejściowego równa 500 kHz). W grupie elementów półprzewodnikowych pracujących przy napięciach stałych 600-700V atrakcyjnym rozwiązaniem jest zastosowanie elementów z węgla krzemu. Charakterystyzujące je niskie wartości rezystancji przewodzenia oraz energii traconej w czasie przełączeń pozwalają z pewnością pracować przy założonych parametrach. Ponadto istotna redukcja strat

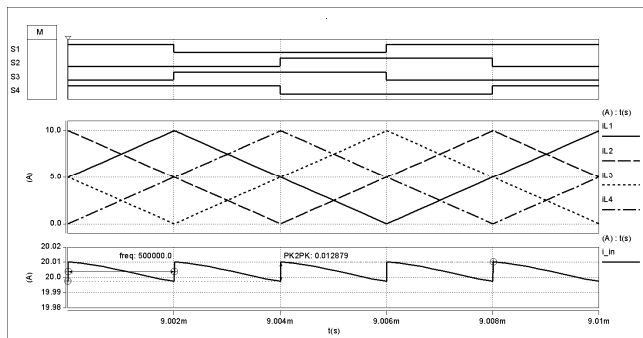
mocy wynika także z ograniczenia wartości średniej i skutecznej prądu tranzystora. Przy tej samej mocy przekształcaniej przez układ następuje podział wartości prądu wejściowego na cztery gałęzie układu. Dzięki temu straty przewodzenia w elementach półprzewodnikowych zmniejszają się wraz z redukcją wartości średniej prądu, ale przede wszystkim z kwadratem wartości skutecznej prądu tranzystora i diody.

Realizując projekt przekształtnika dc/dc posłużono się modelem symulacyjnym w pakiecie oprogramowania SABER. Dla uproszczenia układ zasilany był ze źródła o stałej wartości napięcia U_1 równej 300 V i przekształcał moc o przyjętej wartości znamionowej na poziomie $P_N = 6$ kW, przy współczynniku wypełnienia $D=0.5$ (najmniej korzystny przypadek).

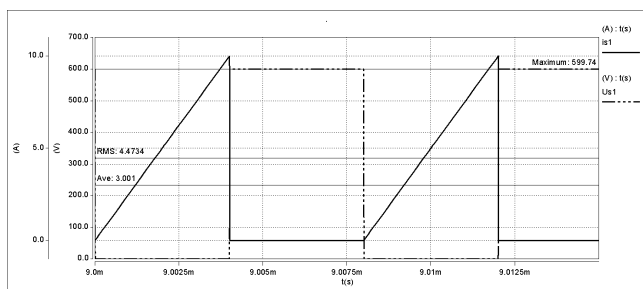
Badania symulacyjne

W trakcie badań symulacyjnych rejestrowano przebiegi wartości chwilowych napięć i prądów w układzie (rys. 2), co umożliwiło dalszą analizę warunków pracy łączników półprzewodnikowych. Wynika z niej, że dzięki zastosowaniu podwyższonej częstotliwości przełączeń, a w związku z tym możliwości doboru dławików wejściowych o mniejszej wartości indukcyjności L , możliwe jest uzyskanie procesu załączania tranzystorów przy zerowej wartości prądu. Może się to przełożyć na dalszą redukcję łączeniowych strat mocy i zwiększenie sprawności energetycznej przekształtnika.

Dodatkowo, specyfika topologii prezentowanego układu, przy odpowiednim doborze indukcyjności dławików L_1-L_4 pozwala na utrzymanie wartości tętnień prądu wejściowego na poziomie dużo mniejszym od założonej, tzn. 10 – procentowej wartości prądu znamionowego na wejściu układu ($I_{1(p-p)} = 10\% I_1$). Stanowi to kluczowe znaczenie przy zastosowaniu prezentowanego układu do współpracy z panelami fotowoltaicznymi, gdzie wymagane jest pobieranie z baterii ogniw słonecznych prądu z minimalną zawartością tętnień.



Rys.2. Przebiegi wartości chwilowych sygnałów sterujących ($s_1 \div s_4$), prądów dławików ($i_{L1} \div i_{L4}$) oraz prądu na wejściu układu



Rys.3. Przebiegi wartości chwilowych napięcia oraz prądu jednego z tranzystorów (wynik symulacji)

Badania symulacyjne objęły także określenie skutecznych oraz średnich wartości prądów w elementach półprzewodnikowych (rys.3), co pozwoliło na przeprowadzenie estymacji strat mocy oraz wstępny wybór typu tranzystora do zastosowania w modelu eksperymentalnym projektowanego układu. Uzyskane wyniki symulacji zostały zamieszczone w tabeli 1.

Tabela 1. Wartości prądów w symulowanym układzie

Parametr	Symbol	Wartość	Jednostka
Prąd tranzystora	$I_{T(RMS)}$	4,47	A
	$I_{T(AV)}$	3,00	A
Prąd diody	$I_{D(RMS)}$	4,18	A
	$I_{D(AV)}$	2,56	A
Tętnienia prądu wejściowego	$I_{1(p-p)}$	0,013	A
Prąd wejściowy	$I_{1(AV)}$	20	A

Dobór elementów półprzewodnikowych

Z uwagi na wartość napięcia wyjściowego układu (600-700 V) rozważano użycie elementów o klasie napięciowej równej 1200 V. Wśród branych pod uwagę elementów aktywnych z SiC spełniających warunek napięciowy można wymienić tranzystory typu złączowego JFET o charakterystyce „normalnie załączony” (SJDP120R045) i „normalnie wyłączony” (SJEP120R063), tranzystory typu MOSFET (C2M0080120D) oraz BJT (BT1220A).

Na podstawie wyznaczonych wartości prądów oraz podstawowych parametrów statycznych podawanych przez producentów wybranych elementów półprzewodnikowych, przy wykorzystaniu zależności (1)-(3) oszacowano spodziewane wartości strat mocy przewodzenia odpowiednio dla wymienionych tranzystorów.

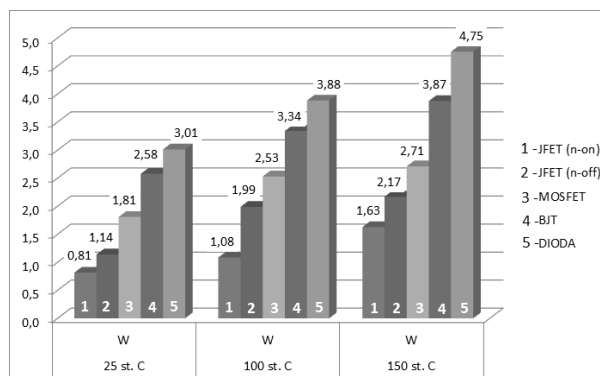
$$(1) \quad P_{C(T_FET)} = R_{DS(ON)} \cdot I_{T(RMS)}^2$$

$$(2) \quad P_{C(T_BJT)} = V_{CE(sat)} \cdot I_{T(AV)} + R_{T(ON)} \cdot I_{T(RMS)}^2$$

$$(3) \quad P_{C(D)} = V_{F(th)} \cdot I_{D(AV)} + R_{D(ON)} \cdot I_{D(RMS)}^2$$

gdzie: $R_{DS(on)}$, $R_{T(on)}$ – rezystancja przewodzenia tranzystora odpowiednio typu FET oraz BJT; $R_{D(on)}$ – rezystancja dynamiczna diody; $I_{T(RMS)}$ – wartość skuteczna prądu tranzystora; $I_{T(AV)}$ – wartość średnia prądu tranzystora; $V_{CE(sat)}$ – napięcie w stanie nasycenia tranzystora BJT, $V_{F(th)}$ – napięcie progowe diody

Dokonano także porównania spodziewanych strat mocy w zależności od przyrostu temperatury złącza elementu (rys.4).



Rys.4. Wartości strat mocy przewodzenia elementów półprzewodnikowych z SiC w zależności od temperatury złącza

Tabela 2. Podstawowe parametry rozpatrywanych elementów z SiC [8]-[10]

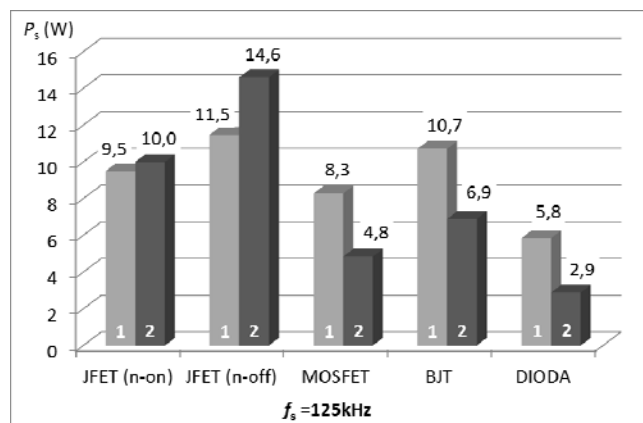
Typ elementu	Symbol	U_N	Parametry statyczne						Parametry dynamiczne	
			$R_{DS(ON)}, R_{T(ON)}, R_{D(ON)}$			$V_{CE(sat)}, V_{F(th)}$			E_{ON}	E_{OFF}
			25°C	100°C	150°C	25°C	100°C	150°C	600V/5A/25°C	
Ω	Ω	Ω	V	V	V	μJ	μJ			
Tranzystor JFET „nz”	SJDP120R045	1200	0,045	0,06	0,09	-	-	-	36	40
Tranzystor JFET „nw”	SJEP120R063		0,063	0,11	0,12	-	-	-	33,4	58,4
Tranzystor MOSFET	C2M0080120D		0,1	0,14	0,15	-	-	-	46,87	19,37
Tranzystor BJT	BT1220A		0,025	0,032	0,038	0,5	0,65	0,75	58,13	27,5
Dioda Schottky'ego	C2D05120A		0,056	0,109	0,162	0,9	0,9	0,9	11,54	35,21

Uzyskane wyniki wskazują na relatywnie niskie straty przewodzenia jak dla mocy układu równej 6 kW (rzędu $0,43 \div 0,58$ % mocy nominalnej), co wynika z niskich rezystancji przewodzenia elementów, jak i podziału obciążenia mocą na cztery gałęzie.

W celu porównania właściwości dynamicznych wytypowanych elementów, a przede wszystkim wartości strat mocy, wynikających z energii traconej podczas procesów łączeniowych, skorzystano z zależności (4) oraz dostępnych w katalogach wartości energii łączeniowych (tab.2). Wyniki obliczeń strat mocy dla każdego z elementów podano na rysunku 5. Uwzględniono dwa przypadki pracy elementów: pierwszy dotyczy załączania elementów przy niezerowej wartości prądu (wartości energii łączeniowych przeliczono dla 5A). W przypadku drugim założono załączanie tranzystorów oraz wyłączanie diody przy zerowej wartości prądu ($E_{ON} = 0$) a energie określono jedynie przy wyłączeniu dla prądu o wartości 10A.

$$(4) \quad P_{S(T)} = f_s (E_{ON} + E_{OFF})$$

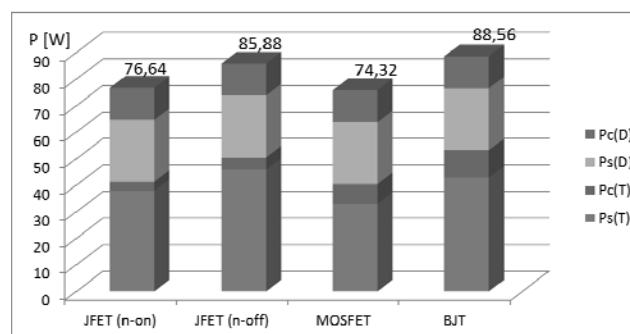
gdzie: f_s – częstotliwość łączeń każdego z elementów; E_{ON} , E_{OFF} – wartości energii traconej przy załączeniu oraz wyłączeniu elementu



Rys.5. Wykres strat mocy (wynikających z procesów łączeniowych) dla przyjętej częstotliwości przełączeń $f_s = 125$ kHz rozpatrywanych elementów z SiC dla przypadku w pełni „twardego” przełączania (1) oraz załączania tranzystorów przy zerowej wartości prądu (2)

Z zamieszczonego wykresu wynika, że dla przyjętej częstotliwości przełączeń, równej 125kHz najkorzystniejszym rozwiązaniem byłoby zastosowanie tranzystorów typu MOSFET lub alternatywnie tranzystorów złączowych JFET o charakterystyce „normalnie załączonej”. Wartość strat mocy wynikająca z procesów łączeniowych tych tranzystorów w przypadku MOSFETów wyniosłaby około 8,3W/tranzystor, natomiast w przypadku JFETów 9,5W/tranzystor - przy założeniu "twardego" przełączania. Przeprowadzone obliczenia analityczne posłużyły do oszacowania sumarycznych strat mocy w elementach półprzewodnikowych prezentowanego układu, a uzyskane

wyniki przedstawiono na rysunku 6. Uwzględniając otrzymane, przybliżone wartości strat mocy, do potencjalnych kandydatów do zastosowania w układzie rzeczywistym należy zaliczyć tranzystor typu JFET o charakterystyce inwersyjnej oraz tranzystor MOSFET. Tranzystory JFET o charakterystyce „normalnie wyłączzonej” oraz BJT, charakteryzują się większymi wartościami strat mocy wynikających z procesów łączeniowych. Ponadto obydwa tranzystory wymagają dostarczenia prądu bramki/bazy o stosunkowo dużej wartości, która przekłada się na dodatkową wartość mocy traconą na wystawianie tych elementów. Uwzględniając jednak problematykę zabezpieczania tranzystorów, jak również poziom skomplikowania sterownika bramkowego bardziej uzasadnionym jest zastosowanie tranzystorów typu SiC MOSFET niż SiC JFET o charakterystyce inwersyjnej. Do tego należy dodać problem z dostępnością tych ostatnich wynikający z zaprzestania działalności przez jednego z kluczowych producentów.



Rys.6. Wartości sumarycznych strat mocy wydzielanych w elementach półprzewodnikowych z SiC ($P_C(D)$, $P_C(T)$ – straty przewodzenia diody i tranzystora, $P_S(D)$, $P_S(T)$ – straty łączeniowe diody i tranzystora)

Dławiki filtra wejściowego

Istotnym z punktu widzenia przewidywanej częstotliwości pracy i gabarytów układu jest zagadnienie doboru dławików wejściowych. Wstępny projekt uwzględnia wykonanie dwóch elementów magnetycznych, z których każdy będzie posiadał po dwa uzwojenia przyłączone odpowiednio do gałęzi zawierających komplementarnie przełączające elementy półprzewodnikowe (rys.7a). Taka konstrukcja dławików przyczyni się do redukcji wymiarów i masy całego urządzenia. Z drugiej strony rdzeń magnetyczny takiego dławika będzie narażony na przepływ strumienia magnetycznego o zdwojonej częstotliwości (250 kHz), co może dodatkowo wpłynąć na wzrost strat mocy. Dlatego w dalszych rozważaniach przyjęto zredukowaną wartość indukcji magnetycznej w rdzeniu na poziomie $B = 0,2$ T, przyjmując że dławiki będą wykonane na rdzeniach ferrytowych.

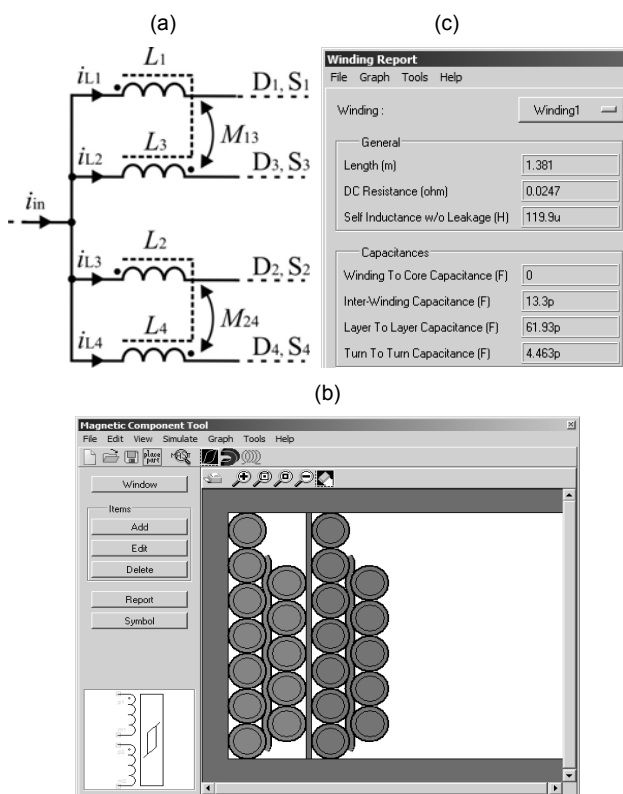
Na podstawie zależności (5), parametrów rdzenia planarnego typu ER 64/13/51 wykonanego z materiału

ferrytowego 3C96 [11] oraz określonej symulacyjnie wartości indukcyjności każdego z dławików $L = 120 \mu\text{H}$ obliczono wymaganą liczbę zwojów ($N = 12$).

$$(5) \quad N = \frac{L \cdot I_L}{B \cdot A_e}$$

gdzie: I_L – prąd dławika; B – indukcja magnetyczna w rdzeniu, A_e – pole przekroju poprzecznego rdzenia

Następnie, wprowadzając otrzymaną wartość wraz z parametrami wybranego rdzenia [11] do programu SABER, uzyskano szczegółowe dane modelu sprzężonego dławika o zadanych parametrach (rys.7b). Określono potrzebne długości przewodu nawojowego (1,381 m), wartości rezystancji dla prądu stałego (0,0247 Ω) oraz występujących pojemności pasywnych (międzyzwojowej – 13,3 pF, międzywarstwowej – 61,93 pF oraz między uzwojeniami – 4,463 pF) (rys.7c). Uzyskane wyniki wskazują na przeważającą wartość pojemności międzywarstwowej, co może mieć istotny wpływ na pracę układu i wzrost łączeniowych strat mocy w elementach półprzewodnikowych [6]. W związku z tym w praktycznej realizacji uzwojeń planuje się zastosowanie pomiędzy warstwami zwojów przekładki z dielektryka o jak najmniejszej wartości przenikalności (ϵ_r) oraz zwiększenie odstępów pomiędzy warstwami (okładzinami umyślonego kondensatora) [7].



Rys.7. Schemat cewek sprzężonych magnetycznie (a), widok okna rdzenia ferrytowego wraz z projektem ułożenia uzwojeń (b) oraz obliczenia pojemności pasywnych uzwojeń (c) przy użyciu programu Magnetic Component Tool (SABER)

Podsumowanie

W pracy przedstawiono zagadnienia związane z projektowaniem układu wielofazowego przekształtnika podwyższającego DC/DC pracującego z podwyższoną częstotliwością w celu uzyskania wysokiej gęstości mocy.

Przeprowadzona przy wykorzystaniu oprogramowania symulacyjnego SABER analiza symulacyjna warunków pracy w układzie pozwoliła na określenie sumarycznych strat mocy w elementach półprzewodnikowych (tranzystory i diody SiC) oraz oszacowanie przybliżonej wartości sprawności energetycznej przekształtnika na poziomie 98% (nie uwzględniając strat mocy w elementach biernych). Ponadto przeprowadzone badania pomogły we wstępnym wytypowaniu rodzaju tranzystora do zastosowania w układzie rzeczywistym - SiC MOSFET. Symulacje pozwoliły także wyznaczyć spodziewane wartości prądów w elementach półprzewodnikowych oraz na wejściu i wyjściu układu. Przedstawiono także wstępny projekt dławików sprzężonych, wykonany za pomocą dodatku do programu SABER - Magnetic Component Tool. Rezultaty przeprowadzonych wstępnych obliczeń posłużą do wykonania rzeczywistego modelu wielofazowego przekształtnika typu DC/DC o charakterystyce podwyższającej napięcie.

Projekt „Kompleksowy system energoelektroniczny z elementami z węgla krzemu (SiC) w zastosowaniu do odnawialnych źródeł energii i poprawy jej jakości” realizowany w ramach programu VENTURES Fundacji na rzecz Nauki Polskiej, współfinansowany przez Unię Europejską z Europejskiego Funduszu Rozwoju Regionalnego

LITERATURA

- [1] Friedrichs P., Silicon carbide power semiconductors – new opportunities for high efficiency, *3-rd IEEE Conf. on Industrial Electronics and Applications ICIEA* (2008), 1770-1774
- [2] Biela J., Schweizer M., Waffler S., Kolar J. W., SiC vs. Si-evaluation of potentials for performance improvement of inverter and DC-DC converter systems by SiC power semiconductors, *IEEE Transactions on Industrial Electronics*, Vol. 58 , (July 2011) Issue 7 , 2872-2882
- [3] Barlik R., Rąbkowski J., Nowak M., Przyrządy półprzewodnikowe z węgla krzemu (SiC) i ich zastosowania w energoelektronice, *Przegląd Elektrotechniczny*, 82 (2006), nr 11, 1- 8
- [4] Chunliu C., Chenghua W., Feng H., Research of an Interleaved Boost Converter with four Interleaved Boost Convert Cells, *Asia Pacific Conference on Postgraduate Research in Microelectronics & Electronics* (2009), 396-399
- [5] Kosai H., Scofield J., McNeal S., Jordan B., Ray B., Design and Performance Evaluation of a 200 °C Interleaved Boost Converter, *IEEE Transactions on Power Electronics*, Vol. 28, No. 4, April 2013, pp. 1691-1699
- [6] Zdanowski M., Rąbkowski J., Kostov K., Nee H.P., The Role of the Parasitic Capacitance of the Inductor in Boost Converters with Normally-On SiC JFETs, *7th International Power Electronics and Motion Control Conference – ECCE Asia*, June 2-5, 2012, Harbin, China, pp 1842-1847
- [7] Zdanowski M., Rąbkowski J., Barlik R., Projekt, budowa i badania dławika o zredukowanej pojemności pasywności uzwojeń dla przekształtnika typu DC/DC, *Przegląd Elektrotechniczny*, nr 12b/2012, 299-302
- [8] www.fairchildsemi.com (2013)
- [9] www.cree.com (2013)
- [10] www.semisouth.com (2012)
- [11] www.ferroxcube.com (2013)

Autorzy: mgr inż. Mariusz Zdanowski, dr inż. Jacek Rąbkowski, prof. dr hab. inż. Roman Barlik, Politechnika Warszawska, Instytut Sterowania i Elektroniki Przemysłowej, ul. Koszykowa 75, 00-662 Warszawa, E-mail: mariusz.zdanowski@ee.pw.edu.pl, jacek.rabkowski@isep.pw.edu.pl, roman.barlik@ee.pw.edu.pl